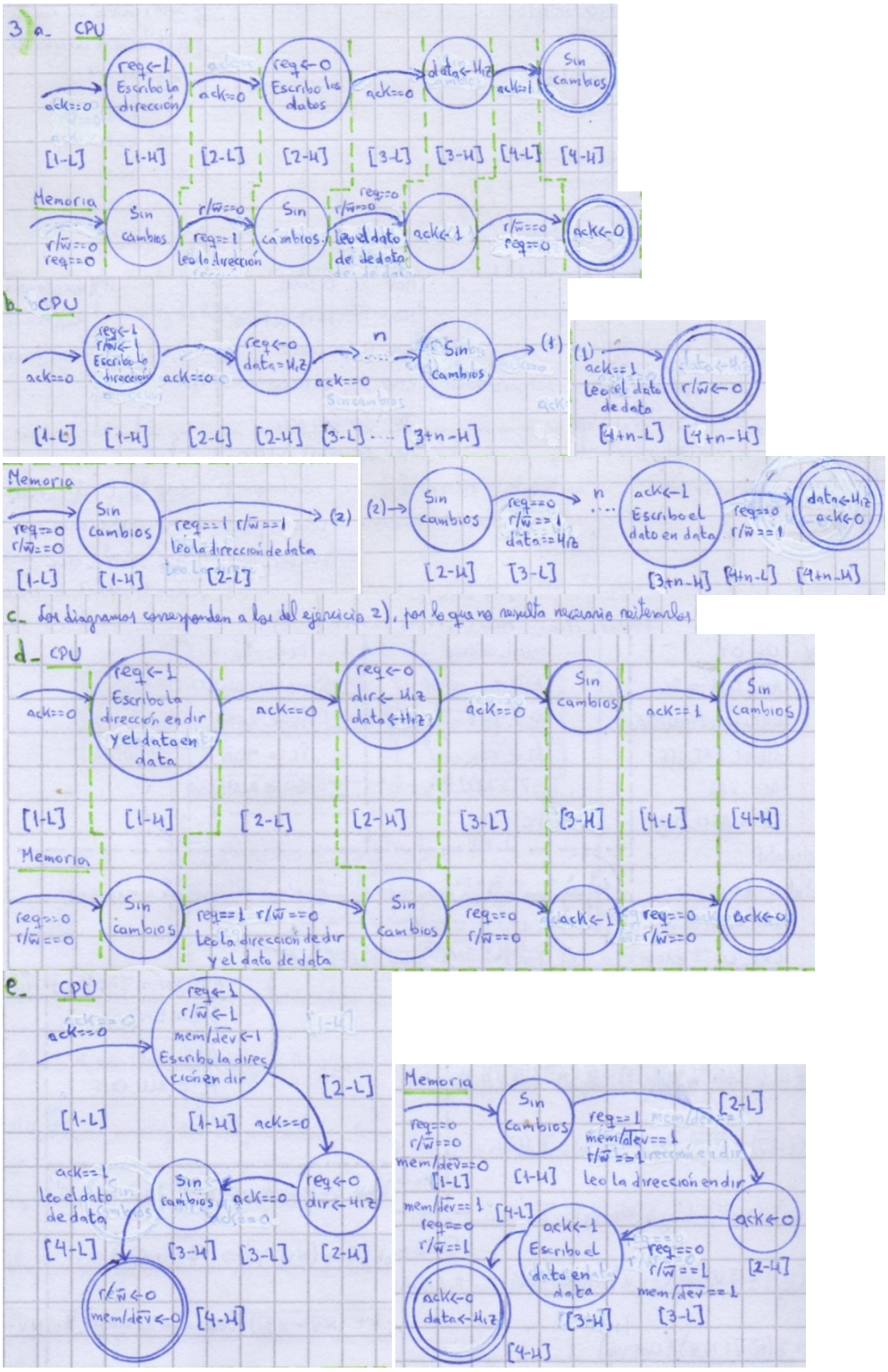
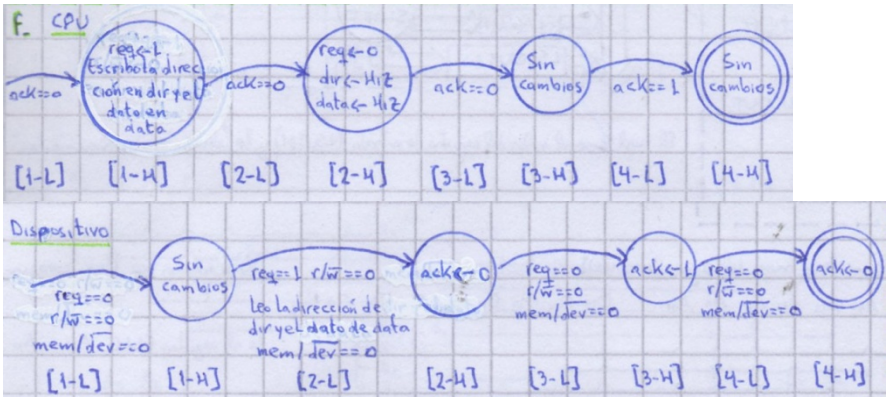
Ejercicio 3:


3) a. CPU
req←1 Escribo la dirección
req←0 Escribo los datos
data←Hiz
Sin cambios
ack==0
ack==1
[1-L] [1-H] [2-L] [2-H] [3-L] [3-H] [4-L] [4-H]
Memoria
Sin cambios
r/w==0 req==0
r/w==0 req==1 leo la dirección
r/w==0 req==0 leo el dato de data
ack←1
r/w==0 req==0
ack←0
b. CPU
req←1 r/w←1 Escribo la dirección
req←0 data=Hiz
n
Sin cambios
(1)
ack==1 leo el dato de data
r/w←0
[1-L] [1-H] [2-L] [2-H] [3-L] ... [3+n-H] [4+n-L] [4+n-H]
Memoria
req==0 r/w==0
req==1 r/w==1 leo la dirección de data
(2)
req==0 r/w==1 data==Hiz
ack←1 Escribo el dato en data
req==0 r/w==1
data←Hiz ack←0
[1-L] [1-H] [2-L] [2-H] [3-L] [3+n-H] [4+n-L] [4+n-H]
c. Los diagramas corresponden a los del ejercicio 2), por lo que no resulta necesario reiterarlos
d. CPU
req←1 Escribo la dirección en dir y el dato en data
req←0 dir←Hiz data←Hiz
Sin cambios
ack==0
ack==1
[1-L] [1-H] [2-L] [2-H] [3-L] [3-H] [4-L] [4-H]
Memoria
req==0 r/w==0
req==1 r/w==0 leo la dirección de dir y el dato de data
req==0 r/w==0
ack←1
req==0 r/w==0
ack←0
e. CPU
req←1 r/w←1 mem/dev←1 Escribo la dirección en dir
req←0 dir←Hiz
Sin cambios
ack==0
ack==1 leo el dato de data
r/w←0 mem/dev←0
[1-L] [1-H] [2-L] [2-H] [3-L] [3-H] [4-L] [4-H]
Memoria
req==0 r/w==0 mem/dev==0
req==1 mem/dev==1 r/w==1 leo la dirección en dir
ack←0
req==0 r/w==1 mem/dev==1
ack←1 Escribo el dato en data
mem/dev==1 req==0 r/w==1
ack←0 data←Hiz
[1-L] [1-H] [2-L] [2-H] [3-L] [3-H] [4-L] [4-H]


f. CPU
ack==0
req←1
Escribo la dirección en dir y el dato en data
ack==0
req←0
dir←HiZ
data←HiZ
ack==0
Sin cambios
ack==1
Sin cambios
[1-L]
[1-H]
[2-L]
[2-H]
[3-L]
[3-H]
[4-L]
[4-H]


Dispositivo
req==0
r/w==0
mem/dev==0
Sin cambios
req==1 r/w==0
Leo la dirección de dir y el dato de data
mem/dev==0
ack←0
req==0
r/w==0
mem/dev==0
ack←1
req==0
r/w==0
mem/dev==0
ack←0
[1-L]
[1-H]
[2-L]
[2-H]
[3-L]
[3-H]
[4-L]
[4-H]